

<Translation>

**THE KOREAN INTELLECTUAL
PROPERTY OFFICE**

This is to certify that the following application annexed hereto is
a true copy from the records of the Korean Intellectual Property Office.

Application Number: 2004 Patent Application No. 13106

Date of Application: February 26, 2004

Applicant(s): SAMSUNG ELECTRO-MECHANICS CO., LTD.

On this 5th day of March, 2004

COMMISSIONER

<Translation>

APPLICATION FOR PATENT REGISTRATION

Application Number: 2004-13106

Application Date: February 26, 2004

Title of Invention: PHOTO CELL AND A GAIN CONTROL METHOD THEREOF

Applicant (s): SAMSUNG ELECTRO-MECHANICS CO., LTD.

Attorney Name: LEE & PARK Patent & Law Firm

Inventor(s): 1. Chang-Hyun KIM

2. Won-Tae CHOI

The above Application for Patent Registration is hereby made pursuant to Articles 42 and 60 of the Korean Patent Law.



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2004-0013106
Application Number

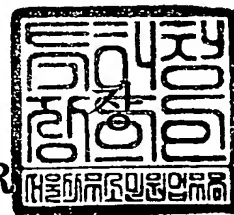
출원 년 월 일 : 2004년 02월 26일
Date of Application FEB 26, 2004

출원인 : 삼성전기주식회사
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2004 년 03 월 05 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2004.02.26
【발명의 명칭】	포토 셀 및 그 이득 제어 방법
【발명의 영문명칭】	Photo cell and the gain controlling method thereof
【출원인】	
【명칭】	삼성전기주식회사
【출원인코드】	1-1998-001806-4
【대리인】	
【명칭】	청운특허법인
【대리인코드】	9-2002-100001-8
【지정된변리사】	이철 , 이인실, 최재승, 신한철
【포괄위임등록번호】	2002-065077-1
【발명자】	
【성명의 국문표기】	김창현
【성명의 영문표기】	KIM, Chang Hyun
【주민등록번호】	730318-1155321
【우편번호】	449-907
【주소】	경기도 용인시 기흥읍 신갈리 주공아파트 111동 303호
【국적】	KR
【발명자】	
【성명의 국문표기】	최원태
【성명의 영문표기】	CHOI, Won Tae
【주민등록번호】	610725-1106016
【우편번호】	449-906
【주소】	경기도 용인시 기흥읍 서천리 서그내마을 SK아파트 107동 1105호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 청운특허법인 (인)

【수수료】

【기본출원료】	35	면	38,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	30	항	1,069,000	원
【합계】	1,107,000			원

【요약서】**【요약】**

본 발명은 광 마우스, 디지털 카메라 모듈 등의 CMOS 센서에 사용되는 포토셀에 관한 것이다. 보다 구체적으로, 본 발명은 포토 엘리먼트를 사용한 포토셀에 관한 것으로서, 상기 포토 엘리먼트의 베이스 단자에 인가되는 전압을 안정화시키기 위한 피드백 회로를 베이스 단자에 직접 연결시키지 않고 전압 조정을 이용하여 이미터 전압을 직접적으로 안정화시킴으로써 종래보다 안정적인 바이어스 전압을 만들어 주며, 전압 스텝핑 소자를 사용하여 상기 포토 트랜지스터의 베이스 단자에 인가되는 전압을 종래 보다 끌어올리고, 포토 트랜지스터의 감도를 향상시키며, 광 이용 효율을 올릴 수 있는 포토 셀에 관한 것이다.

【대표도】

도 3

【색인어】

광 마우스, 디지털 카메라, 스캐너, 포토 셀, 감도, 효율

【명세서】

【발명의 명칭】

포토 셀 및 그 이득 제어 방법{Photo cell and the gain controlling method thereof}

【도면의 간단한 설명】

도1은 종래의 CMOS공정에 의해 제조되는 서브 PNP 타입 트랜지스터의 구조의 개략도.

도2는 종래 기술에 따른 포토 트랜지스터의 베이스 단자의 전압을 일정하게 유지하기 위한 바이어스 회로를 구비한 포토 셀.

도3은 본 발명의 일 실시예에 따른 포토 셀을 나타내는 회로도.

도4는 n 채널 MOSFET의 개략도.

도5는 본 발명의 또다른 실시예에 따른 포토 셀을 나타내는 회로도.

도6은 본 발명에 따른 포토 셀의 출력값을 나타내는 그래프.

※ 도면의 주요 부분에 대한 설명

300, 500 : 포토 셀

301, 501 : 포토 엘리먼트

302, 502 : 등가 포토 다이오드

303, 503 : 포토 트랜지스터

304, 504 : 전압 조정 회로

305, 505 : 제1 트랜지스터

306, 506 : 제2 트랜지스터

307, 507 : 전압 스텝핑 소자

308, 508 : 정전류 원

309, 509 : 리셋 트랜지스터

310, 510 : 충전 캐패시터

511 : 셔터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<20> 본 발명은 포토 셀 어레이를 구성하는 포토 셀에 관한 것이다.

<21> 보다 구체적으로, 본 발명은 광 마우스, 디지털 카메라 모듈의 CMOS 센서, 스캐너 등에 사용되는 포토 셀에 관한 것으로서, 전압 안정화 루프 회로 및 전압 스텝핑 소자를 사용하여 포토 엘리먼트를 구성하는 증폭 소자인 포토 트랜지스터의 베이스 단자 전압을 일정하게 유지하는 동시에 상기 포토 트랜지스터의 베이스 단자 전압을 끌어올림으로써, 종래 보다 안정적인 바이어스 전압을 만들어 주며, 포토 트랜지스터의 감도를 향상시키고, 빛에 대한 효율을 올릴 수 있는 포토셀 에 관한 것이다.

<22> 광 마우스, 디지털 카메라 모듈의 CMOS 센서, 스캐너 등에 사용되는 IC는 여

러 개의 포토셀 어레이를 통해 빛의 세기를 인식하여 이미지를 포착한다. 광 마우스의 경우, 시간에 따라서 연속적으로 포착된 이미지를 이용해 방향 벡터를 구함으로써 광마우스의 운동 방향을 PC에 전달한다.

- <23> 포토 셀은 일반적으로 사용하고 있는 포토 다이오드의 구조와 달리 통상적인 CMOS공정을 사용할 수 있도록 서브 PNP 타입(substrate PNP type) 트랜지스터로 구성되어 있다.
- <24> 서브 PNP 타입의 트랜지스터는 제조시에 통상적인 CMOS 공정을 사용할 수 있기 때문에 반도체 기본 공정에서 제공하는 셀 라이브러리(cell library)의 이용이 가능하여 디지털 회로에 대해서 제품의 신뢰성을 확보할 수 있고, 또한 규정된 플로우에 따라서 제품 개발 기간을 최소화할 수 있기 때문에 그 제조에 있어서 많은 장점을 갖는다.
- <25> 서브 PNP 타입 트랜지스터는 일반적인 포토 다이오드보다 그 특성이 열화 되기 쉬운데, 통상적인 CMOS 공정은 포토 셀에 사용되는 서브 PNP 타입 트랜지스터용으로 특화된 공정이 아니기 때문에 열화 되기 쉬운 특성을 보완하기 위해서 부가의 회로가 필요하다.
- <26> 이러한 보완을 위한 부가 회로는 여러 개의 어레이를 이루어야 하기 때문에 이를 위해 필요한 최소의 회로 크기를 가져야 하며, 또한 그 설계가 복잡하지 않아야 한다. 이러한 조건을 만족하면서 서브 PNP 타입의 트랜지스터를 최적의 상태에서 동작시키기 위한 포토 셀 회로가 요구된다.
- <27> 도1은 CMOS 공정에 의해 제조되는 서브 PNP 타입 트랜지스터(100)의 구조를 나타내고 있다. 도1에 도시된 바와 같이, 서브 PNP 타입의 트랜지스터는 수직한 구조를 가지고 있으며 p 타입 기판인 베이스 기판(106)이 컬렉터로 구성되므로 컬렉터가 항상 그라운드(104)에 접지된다는 특징을 갖는다.

- <28> 통상적인 CMOS 제조 공정의 경우에는 별도의 층이 추가되지 않으면 PNP 또는 NPN 소자를 사용할 수 없으나 n 우물(n-well)(105)과 p 기판(106)을 이용해서 서브 PNP 타입 트랜지스터의 구현이 가능하다. 기판(106) 위에는 SiO_2 층(107)이 적층되어 있다.
- <29> 도1에 도시된 바와 같이, 서브 PNP 타입 트랜지스터에서 p 기판(106)은 항상 그라운드(106)에 접속되어 있어 베이스 단자(101)와 컬렉터 단자(103)사이에 역방향 바이어스가 걸린다. 이러한 역방향 바이어스에 의해서 공핍 영역(depletion region)이 형성된다.
- <30> 빛에 의해서 형성된 전하는 n-우물 영역(105)에서는 다시 재결합 과정을 거치지만, 공핍 영역에서는 전류로 바뀌게 된다. 따라서, 포토 셀이 빛에 반응하기 위해서는 빛이 공핍 영역까지 도달할 수 있어야 한다. 빛이 공핍 영역까지 도달하기 위해서는 공핍 영역이 표면에 가까이 형성되어야 하므로 베이스 단자(101)와 컬렉터 단자(103) 사이에 걸리는 역방향의 전압이 높아질 수록 포토 셀의 감도가 좋아진다.
- <31> CMOS(complementary MOSFET; 상보형 MOSFET)는 p형 실리콘 기판(p-doped silicon)에 p 또는 n 도핑하여 쌓은 구조를 가지며, 일반적인 CMOS는 NMOS와 PMOS로 구성되어 있다. 통상적인 CMOS의 제조 공정은 베이스 기판 위에 p, n을 도핑 하여 쌓은 방식으로 이루어지는데, 이와 같은 통상적인 CMOS 제조 공정에는 그 기본 구성이 PNP 접합으로 이루어지는 BJT(Bipolar Junction Transistor)의 제조 공정을 이용할 수 없다.
- <32> CMOS 제조 공정과는 달리 BJT를 제조하기 위해서는 PNP 또는 NPN 접합의 소자를 사용하며, 그밖에 PNP, NPN, NMOS, PMOS 소자를 모두 사용하기 위해서는 bi-CMOS 공정을 사용하기도 한다.

- <33> 포토셀 회로는 전기 신호를 충전하였다가 방전하는 충전 캐패시터를 포함하며, 또한 충전 캐패시터의 충전 및 방전 동작을 안정화하여 회로 전체의 동작을 안정시키기 위해 포토 트랜지스터의 베이스 전압을 일정하게 유지하기 위한 바이어스 회로 또는 안정화 회로를 포함하게 된다.
- <34> 도2는 종래 기술에 따른 전류 증폭 소자의 바이어스 전압을 일정하게 유지하기 위한 회로를 구비한 포토셀 회로를 나타낸다.
- <35> 리셋 스위치(207)가 온 되면 충전 캐패시터(210)는 소정의 전압 예컨대, 3.25V으로 충전된다. 포토 다이오드(203), 포토 트랜지스터(201) 및 기생 캐패시터(202)는 하나의 포토 엘리먼트(204)를 구성한다.
- <36> 광 수신 소자인 포토 다이오드(203)에 광이 입사하면 전류가 발생되고 발생된 전류에 의해 포토 트랜지스터(201)가 턴온되어 충전 캐패시터(210)에 충전되어 있던 전하가 포토 트랜지스터(201)를 통해 접지로 전달되고, 그에 따라 충전 캐패시터(210)를 소정의 전압으로 방전시킨다.
- <37> 도2에서, 포토 트랜지스터(201)의 베이스 노드는 제1 트랜지스터(205)의 게이트에 연결되어 있으며, 제1 트랜지스터(205)의 드레인은 정전류 소스와 제2 트랜지스터(208)의 게이트에 연결되어 있다.
- <38> 제2 트랜지스터(208)의 소스 단자는 포토 트랜지스터(201)의 이미터 단자에 연결되어 있다. 제2 트랜지스터(208)는 제1 트랜지스터(205)의 드레인 전압을 포토 트랜지스터(201)의 이미터 단자로 전달하는 소스 팔로워(source follower)로서 동작한다. 소스 팔로워는 입력 ac 신호를 그대로 출력 ac신호로 전달해주는 회로로서, DC bias는 바뀌지만 입력신호의 크기와 출

력 신호의 크기는 거의 동일한 회로이다. 제2 트랜지스터(208)의 컬렉터로 입력되는 ac 신호는 그 크기를 유지하면서 포토 트랜지스터(201)의 컬렉터로 전달된다.

<39> 포토 트랜지스터(201)의 베이스 단자와 이미터 단자 사이에는 MOS 트랜지스터(205,208)로 구성되는 전압 안정화 루프(negative feedback loop)가 구성되며, 이 전압 안정화 루프에 의해 포토 트랜지스터(201)의 베이스 노드의 바이어스 전압 일정하게 유지되어 안정화 된다.

<40> 즉, 포토 트랜지스터(201)의 베이스 단자의 전압이 상승하면 제1 트랜지스터(205)의 저항이 작아져 제2 트랜지스터(208)의 게이트 단자 전압이 낮아지고 제2 트랜지스터(208)의 소스 팔로워 동작에 따라 트랜지스터(201)의 이미터 단자 전압이 낮아져, 그에 따라 베이스 단자의 전압도 낮아진다.

<41> 또한, 베이스 단자의 전압이 하강하면, 제1 트랜지스터(205)의 저항이 증가하면서 제2 트랜지스터(208)의 게이트 단자 전압이 높아지고, 제2 트랜지스터(208)의 소스 팔로워 동작에 따라 트랜지스터(201)의 이미터 단자 전압도 높아져, 그에 따라 베이스 단자의 전압도 높아지게 된다.

<42> 충전 캐패시터(210)의 방전이 완료된 후에 읽기 스위치(209)가 온이 되면 충전 캐패시터(210)에 충전되었던 전하가 전달 캐패시터(211)로 전달되고, 전달 증폭기(212)에 의해 증폭되어 외부 회로로 전달되어 판독된다.

<43> 미국 특허 5,769,384호는 통상적인 포토 트랜지스터의 베이스 단자에 가해지는 바이어스 전압을 일정하게 유지하기 위한 바이어스 회로를 구비한 포토 셀 회로를 개시하고 있다.

<44> 그러나, 위 미국특허 5,769,384호에 제시된 회로에서는 포토 트랜지스터의 베이스 단자 전압이 낮기 때문에 포토 트랜지스터 감도가 나쁘고 빛에 대한 효율이 떨어진다.

<45> 상술한 종래 회로에서의 문제점을 해결하기 위해서 종래 회로보다 포토 트랜지스터의 베이스 단자에 가해지는 바이어스 전압을 높임으로써 포토 셀 회로의 감도를 높이고, 설계 및 제조가 간단한 바이어스 회로를 구비한 포토 셀 IC 회로가 요구된다.

【발명이 이루고자 하는 기술적 과제】

<46> 본 발명은 포토 셀 어레이를 구성하는 포토 셀 회로로서, 그 설계가 복잡하지 않고, 서브 PNP 타입의 트랜지스터를 최적의 상태에서 동작시킬 수 있는 포토 셀 회로를 제공하는 것을 목적으로 한다.

<47> 또한, 본 발명은 포토 엘리먼트의 증폭 소자인 포토 트랜지스터의 베이스 단자에 입력되는 전압을 종래의 포토셀 회로보다 끌어올림으로써 종래보다 안정적인 포토 트랜지스터 바이어스 전압을 제공하고 포토 트랜지스터의 감도 및 광 이용 효율을 향상시킬 수 있는 포토 셀을 제공하는 것을 목적으로 한다.

【발명의 구성 및 작용】

<48> 본 발명의 일 실시예에 따른 포토 셀은, 입사되는 광 신호에 응답하여 전류를 발생시키며, 이미터 노드와 베이스 단자를 갖는 포토 엘리먼트; 상기 포토 엘리먼트에 광 신호가 입사되면 충전되어 있던 전류를 방전하는 충전 캐패시터; 상기 포토 엘리먼트의 이미터 단자에 연결되어 상기 이미터 단자 전압을 일정 전압으로 유지하는 전압 안정화 루프; 및 상기 전압 안정화 루프에 연결되어 상기 포토 엘리먼트의 이미터 단자 전압을 소정 크기만큼 스텝핑하는 적어도 하나의 전압 스텝핑 소자를 포함하는 것을 특징으로 한다.

- <49> 본 발명의 보다 바람직한 실시예에서, 상기 포토 엘리먼트는 광 신호를 수신하는 포토 리셉터와 전류 증폭 소자를 포함하며, 상기 포토 리셉터는 상기 전류 증폭 소자의 베이스 단자에 연결된 것을 특징으로 한다.
- <50> 본 발명의 보다 바람직한 실시예에서, 상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 한다.
- <51> 본 발명의 보다 바람직한 실시예에서, 상기 포토 셀은 상기 충전 캐패시터를 리셋시켜 충전시키는 리셋부를 더 포함하는 것을 특징으로 한다.
- <52> 본 발명의 보다 바람직한 실시예에서, 상기 포토 셀은 상기 전압 안정화 루프에 연결되어 정전류를 공급하는 정전류원을 더 포함하는 것을 특징으로 한다.
- <53> 본 발명의 보다 바람직한 실시예에서, 상기 전압 스텝핑 소자는 드레인 단자와 게이트 단자를 연결시킨 MOS 트랜지스터로 구성된 것을 특징으로 한다.
- <54> 본 발명의 보다 바람직한 실시예에서, 상기 전압 스텝핑 소자는 다이오드로 구성된 것을 특징으로 한다.
- <55> 본 발명의 보다 바람직한 실시예에서, 상기 전압 스텝핑 소자가 복수인 경우 서로 직렬로 연결된 것을 특징으로 한다.
- <56> 본 발명의 보다 바람직한 실시예에서, 상기 전압 조정 회로는 제1 MOS 트랜지스터 및 제2 MOS 트랜지스터를 포함하며, 상기 제1 MOS 트랜지스터의 드레인 단자는 상기 제2 MOS 트랜지스터의 게이트 단자에 연결되고, 상기 제1 MOS 트랜지스터의 게이트 단자는 상기 제2 MOS 트랜지스터의 소스 단자 및 상기 포토 엘리먼트의 이미터 단자에 연결된 것을 특징으로 한다.

- <57> 본 발명의 또다른 실시예에 따른 포토 셀은, 입사되는 광 신호에 응답하여 전류를 발생시키며, 이미터 노드와 베이스 단자를 갖는 포토 엘리먼트; 상기 포토 엘리먼트에 광 신호가 입사되면 전류를 방전하는 충전 캐패시터; 상기 포토 엘리먼트의 이미터 단자에 연결되어 상기 이미터 단자 전압을 일정 전압으로 유지시키는 전압 안정화 루프; 상기 전압 안정화 루프에 연결되어 상기 포토 엘리먼트의 이미터 단자 전압을 소정 크기만큼 전압 스텝핑하는 적어도 하나의 전압 스텝핑 소자; 정전류를 공급하는 정전류원; 및 상기 포토 엘리먼트에 입사되는 광 신호의 세기에 따라 상기 충전 캐패시터의 방전 속도를 조절하는 서터를 포함하는 것을 특징으로 한다.
- <58> 본 발명의 보다 바람직한 실시예에서, 상기 포토 엘리먼트는 광 신호를 수신하는 포토 리셉터와 전류 증폭 소자를 포함하며, 상기 포토 리셉터는 상기 전류 증폭 소자의 베이스 단자에 연결된 것을 특징으로 한다.
- <59> 본 발명의 보다 바람직한 실시예에서, 상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 한다.
- <60> 본 발명의 보다 바람직한 실시예에서, 상기 포토 셀은 상기 충전 캐패시터를 리셋시켜 충전시키는 리셋부를 더 포함하는 것을 특징으로 한다.
- <61> 본 발명의 보다 바람직한 실시예에서, 상기 포토 셀은 상기 전압 안정화 루프에 연결되어 정전류를 공급하는 정전류원을 더 포함하는 것을 특징으로 한다.
- <62> 본 발명의 보다 바람직한 실시예에서, 상기 전압 스텝핑 소자는 드레인 단자와 게이트 단자를 연결시킨 MOS 트랜지스터로 구성된 것을 특징으로 한다.

- <63> 본 발명의 보다 바람직한 실시예에서, 상기 전압 스텝핑 소자는 다이오드로 구성된 것을 특징으로 한다.
- <64> 본 발명의 보다 바람직한 실시예에서, 상기 전압 스텝핑 소자가 복수인 경우 서로 직렬로 연결된 것을 특징으로 한다.
- <65> 본 발명의 보다 바람직한 실시예에서, 상기 전압 조정 회로는 제1 MOS 트랜지스터 및 제2 MOS 트랜지스터를 포함하며, 상기 제1 MOS 트랜지스터의 드레인 단자는 상기 제2 MOS 트랜지스터의 게이트 단자에 연결되고, 상기 제1 MOS 트랜지스터의 게이트 단자는 상기 제2 MOS 트랜지스터의 소스 단자 및 상기 포토 엘리먼트의 이미터 단자에 연결된 것을 특징으로 한다.
- <66> 본 발명의 보다 바람직한 실시예에서, 상기 셔터는 상기 포토 엘리먼트에 입사하는 광 신호의 세기가 크면 상기 충전 캐패시터의 방전 속도를 빠르게 하고, 상기 광 신호의 세기가 작으면 방전 속도를 느리게 하는 것을 특징으로 한다.
- <67> 본 발명의 일 실시예에 따른 자동 이득 제어 방법은, 입사되는 광 신호에 응답하여 이미터 단자와 베이스 단자를 갖는 포토 엘리먼트에서 전류를 발생시키는 단계; 상기 포토 엘리먼트에서 전류가 발생하면 충전 캐패시터로부터 전류를 방전시키는 단계; 상기 포토 엘리먼트의 이미터 단자에 연결된 전압 조정 회로에서 상기 포토 엘리먼트의 이미터 단자에 걸리는 전압을 일정하게 유지시키는 단계; 및 상기 전압 조정 회로에 연결된 전압 스텝핑 소자가 상기 포토 엘리먼트에 걸리는 전압의 크기를 조절하는 단계를 포함하는 것을 특징으로 한다.
- <68> 본 발명의 보다 바람직한 실시예에서, 상기 포토 엘리먼트는 이미터 단자와 베이스 단자를 가지며, 상기 전압 조정 회로는 상기 포토 엘리먼트의 이미터 단자에 연결되고, 상기 전압

을 일정 전압으로 유지시키는 단계에서, 상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 한다.

<69> 본 발명의 보다 바람직한 실시예에서, 상기 충전 캐패시터가 리셋 신호에 응답하여 충전되는 단계를 더 포함하는 것을 특징으로 한다.

<70> 본 발명의 보다 바람직한 실시예에 따른 자동 이득 제어 방법은, 상기 충전 캐패시터가 전류를 방전하는 중에 상기 충전 캐패시터에 걸린 전압을 판독하는 단계를 더 포함하는 것을 특징으로 한다.

<71> 본 발명의 또다른 실시예에 따른 자동 이득 제어 방법은, 입사되는 광 신호에 응답하여 이미터 단자와 베이스 단자를 갖는 포토 엘리먼트에서 전류를 발생시키는 단계; 상기 포토 엘리먼트에서 전류가 발생하면 충전 캐패시터가 전류를 방전시키는 단계; 셔터부가 상기 입사되는 광 신호의 크기에 따라 상기 방전 시간을 조절하는 단계; 상기 포토 엘리먼트의 이미터 단자에 연결된 전압 조정 루프가 상기 포토 엘리먼트의 이미터 단자 전압을 일정하게 유지시키는 단계; 및 상기 전압 조정 회로에 연결된 적어도 하나의 전압 스탭핑 소자가 상기 포토 엘리먼트에 걸리는 전압의 크기를 조절하는 단계를 포함하는 것을 특징으로 한다.

<72> 본 발명의 보다 바람직한 실시예에서, 상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 한다.

<73> 본 발명의 보다 바람직한 실시예에 따른 자동 이득 제어 방법은, 상기 충전 캐패시터가 리셋 신호에 응답하여 충전되는 단계를 더 포함하는 것을 특징으로 한다.

- <74> 본 발명의 보다 바람직한 실시예에서, 상기 셔터는 상기 셔터 신호가 하이인 동안은 도통되어 충전 캐패시터를 방전되고, 셔터 신호가 로우가 되면 개방되어 충전 캐패시터의 방전을 정지시키는 단계를 포함하는 것을 특징으로 한다.
- <75> 본 발명의 보다 바람직한 실시예에 따른 자동 이득 제어 방법은, 상기 충전 캐패시터가 전류를 방전하는 중에 상기 충전 캐패시터에 걸린 전압을 판독하는 단계를 더 포함하는 것을 특징으로 한다.
- <76> 이하, 도면을 참조하여 본 발명을 보다 상세히 설명한다.
- <77> 도3은 본 발명의 일 실시예에 따른 포토 셀(300)의 회로도이다.
- <78> 포토 엘리먼트(301)는 광 신호를 수신하여 전류를 발생시키고 발생된 전류를 증폭하며, 광 신호를 수신하는 포토 다이오드(302) 및 포토 다이오드(302)에서 발생한 전류를 증폭시키는 증폭 소자인 포토 트랜지스터(303)로 구성된다.
- <79> 전압 조정 회로(304)는 본 실시예에서 제1 MOS(305) 및 제2 MOS(306)로 구성되며, 베이스 단자 전압(V_{bnode})을 일정하게 유지시켜 준다.
- <80> 본 발명에 따른 일 실시예에서, 도3에 도시된 바와 같이 상기 전압 조정 회로(304)는 제1 MOS 트랜지스터(305) 및 제2 MOS 트랜지스터(306)를 포함하며, 상기 제1 MOS 트랜지스터(305)의 드레인 단자는 상기 제2 MOS 트랜지스터(306)의 게이트 단자에 연결되고, 상기 제1 MOS 트랜지스터(305)의 게이트 단자는 상기 제2 MOS 트랜지스터(306)의 소스 단자 및 상기 포토 트랜지스터(303)의 이미터 단자에 연결된다.
- <81> 포토 트랜지스터(301)의 이미터 단자 전압(V_{emt})이 높아지면 제1 MOS(305)의 저항이 작아져, 제2 MOS(306)의 게이트 단자의 전압이 낮아지므로 제2 MOS(306)의 소스전압이 낮아지고,

따라서 V_{emt} 가 다시 낮아지게 된다. V_{emt} 가 낮아지면 제1 MOS(305)의 저항이 높아져 제1 MOS(305)의 드레인 단자 전압, 즉 제2 MOS(306)의 게이트 단자 전압이 높아지고 V_{emt} 가 다시 높아진다.

<82> 위와 같은 메카니즘에 의해 이미터 단자 전압(V_{emt})은 일정 전압으로 유지되고, 따라서 베이스 단자 전압(V_{bnode})도 일정하게 유지된다.

<83> 본 발명의 일 실시예에 따른 포토 셀(300)에서, 위와 같은 메카니즘에 의해 유지되는 이미터 단자 전압(V_{emt})을 끌어올리기 위해서 복수개의 전압 스텝핑 소자(307)를 제1 MOS 트랜지스터(305)의 소스 단자에 연결할 수 있다. 이 실시예에서는 도3에 도시된 바와 같이 전압 스텝핑 소자(307)로서 드레인 단자와 게이트 단자를 연결시킨 MOS 트랜지스터를 사용하였으며, 이와 같은 MOS 트랜지스터를 추가로 연결하면 그 추가된 개수에 트랜지스터의 문턱 전압을 곱한 값에 비례하여 V_{bnode} 의 크기가 상승됨으로써 포토 트랜지스터(303)의 베이스 단자에 걸리는 역방향 바이어스 전압을 끌어올릴 수 있다.

<84> 본 발명에 따른 또다른 실시예에서, 이와 같은 전압 스텝핑 소자로서 소정의 문턱 전압 값을 갖는 다이오드 또는 저항 소자를 사용할 수 있다.

<85> 포토 트랜지스터(303)의 베이스 단자는 수신된 광 신호의 입력 단자로서 사용되며, 회로 소자가 연결되지 않은 오픈 상태이다.

<86> 정전류 원(308)은 미리 회로의 일부분으로서 포토 셀(300)의 동작을 위한 정전류를 공급한다.

<87> 포토 셀(300)의 동작은 다음과 같다.

<88> 정전류 원(308)으로의 바이어스 신호로는 수 nA의 전류가 흐르기 위한 바이어스 전압이 입력된다. 리셋 신호가 입력되면 리셋부(309)가 도통되어 충전 캐패시터(310)가 소정 전압으로 충전된다. 그리고 나서, 포토 다이오드(302)에 광 신호가 입사되면 전류가 발생하고 충전 캐패시터(310)에 충전된 전류가 포토 트랜지스터(303)를 통해 방전된다.

<89> 이때, 전압 조정 회로(304)는 전술한 메커니즘을 통해 포토 트랜지스터(303)의 베이스 단자 전압(V_{bnode})을 일정하게 유지시킨다.

<90> 충전 캐패시터(310)의 방전 중 소정 시간에 충전 캐패시터(310)에 남아 있는 전하에 의한 전압(V_{out})값이 출력값으로서 외부 회로로 전달되어 판독된다.

<91> 도3의 본 발명에 따른 포토셀(300)에서 포토 트랜지스터(303)의 베이스 단자에 가해지는 바이어스 전압을 보다 상세히 살펴보면 다음과 같다.

<92> 도4는 통상적인 n 채널 MOSFET의 기호를 나타낸다. 도4에서, 드레인 전류 i_D 는,

<93> 트랜지스터의 비포화시에는,

<94>

$$i_D = \frac{W \mu_0 C_{ox}}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] (1 + \lambda V_{DS}) \quad (1)$$

<95> 트랜지스터의 포화시에는

<96>

$$i_D = \frac{W \mu_0 C_{ox}}{L} \left[(V_{GS} - V_T) V_{DS(sat)} - \frac{V_{DS(sat)}^2}{2} \right] (1 + \lambda V_{DS}) = \frac{W \mu_0 C_{ox}}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2)$$

<97> 이 된다.

<98> 여기서, μ_0 (cm²/volt·sec)는 전기장이 0일 때의 이동도이고,

<99> C_{ox} (F/cm²)는 단위 면적당 게이트 산화 캐패시턴스이고,

<100> λ (volts⁻¹)는 채널 길이 변조 파라미터이고,

<101> $V_T = V_{T0} + \gamma(\sqrt{2|\phi_A| + |V_{BS}|} - \sqrt{2|\phi_A|})$ 이며,

<102> 여기서, V_{T0} 는 바이어스가 0일때 임계 전압이고,

<103> γ (volts^{-0.5})는 벌크 임계 파라미터이며,

<104> $2|\phi_A|$ (volts)는 강한 역전 표면 전위이다.

<105> p 채널 MOSFET에 대해서는 위 n채널에 대한 식과 동일한 식이 적용되며 다만 전류의 방향이 반대가 된다.

<106> 위 식(2)으로부터, n 채널 MOS가 포화된 경우에는 $\lambda \ll 1$ 이므로,

<107>
$$i_D = \frac{W}{2L} \mu_0 C_{OX} (V_{GS} - V_T)^2 \quad (3)$$

<108> 이고,

<109>
$$V_{GS} = \sqrt{\frac{2i_D}{\frac{W}{L} \mu_0 C_{OX}}} + V_T \quad (4)$$

<110> 이 된다.

<111> 도3에서, 전압 스텝핑 소자(307)의 게이트-소스간 전압을 V_{GS1} , 제1 MOS(305)의 게이트-소스간 전압을 V_{GS2} 라 하면,

<112>
$$V_{emt} = V_{GS1} + V_{GS2} \quad (5)$$

<113> 이다.

<114> 도3의 전압 스텝핑 소자(307) 및 제1 MOS(305)의 드레인 전류를 I 라 하면,

<115>

$$V_{emt} = \sqrt{\frac{2I}{\mu_0 C_{ox} \frac{W_1}{L_1}}} + \sqrt{\frac{2I}{\mu_0 C_{ox} \frac{W_2}{L_2}}} + V_{r1} + V_{r2} \quad (6)$$

<116> 가 된다.

<117> 위 식에서 아래첨자 1은 전압 스텝핑 소자(307)를 가리키고, 아래첨자 2는 제1 MOS(305)를 가리킨다.

<118> 도3에서, $V_{bnode} = V_{emt} - V_{be} \quad (7)$

<119> 이므로, 포토 트랜지스터(303)의 베이스 단자 전압은,

<120>

$$V_{bnode} = \sqrt{\frac{2I}{\mu_0 C_{ox} \frac{W_1}{L_1}}} + \sqrt{\frac{2I}{\mu_0 C_{ox} \frac{W_2}{L_2}}} + V_{r1} + V_{r2} - V_{be} \quad (8)$$

<121> 가 된다.

<122> 종래 기술에 따른 회로에서 베이스 단자의 전압 V_{bnode} 는,

<123>

$$V_{bnode} = \sqrt{\frac{2I}{\mu_0 C_{ox} \frac{W}{L}}} + V_T - V_{be} \quad (9)$$

<124> 이다.

- <125> 식(8)과 식(9)를 비교하면, 전압 스탭핑 소자의 W/L 비를 이용해서 V_{bnode} 값을 기존보다 높게 조절할 수 있음을 알 수 있다.
- <126> 도5는 본 발명의 또다른 실시예에 따른 포토 셀(500)의 회로도이다.
- <127> 포토 엘리먼트(501)는 광 신호를 수신하여 전류를 발생시키고 발생된 전류를 증폭하며, 광 신호를 수신하는 포토 다이오드(502) 및 포토 다이오드(502)에서 발생한 전류를 증폭시키는 증폭 소자인 포토 트랜지스터(503)로 구성된다.
- <128> 본 발명의 일 실시예에서, 포토 트랜지스터(501)는 서브 PNP 타입의 트랜지스터이다.
- <129> 전압 조정 회로(504)는 본 실시예에서 제1 MOS(505) 및 제2 MOS(506)로 구성되며, 베이스 단자 전압(V_{bnode})을 일정하게 유지시켜 준다.
- <130> 본 발명에 따른 일 실시예에서, 도5에 도시된 바와 같이 상기 전압 조정 회로(504)는 제1 MOS 트랜지스터(505) 및 제2 MOS 트랜지스터(506)를 포함하며, 상기 제1 MOS 트랜지스터(505)의 드레인 단자는 상기 제2 MOS 트랜지스터(506)의 게이트 단자에 연결되고, 상기 제1 MOS 트랜지스터(505)의 게이트 단자는 상기 제2 MOS 트랜지스터(506)의 소스 단자 및 상기 포토 트랜지스터(503)의 이미터 단자에 연결된다.
- <131> 포토 트랜지스터(501)의 이미터 단자 전압(V_{emt})이 높아지면 제1 MOS(505)의 저항이 작아져, 제2 MOS(506)의 게이트 단자의 전압이 낮아지므로 제2 MOS(506)의 소스전압이 낮아지고, 따라서 V_{emt} 가 다시 낮아지게 된다. V_{emt} 가 낮아지면 제1 MOS(505)의 저항이 높아져 제1 MOS(505)의 드레인 단자 전압, 즉 제2 MOS(506)의 게이트 단자 전압이 높아지고, V_{emt} 가 다시 높아진다.

- <132> 위와 같은 메카니즘에 의해 이미터 단자 전압(V_{emt})은 일정 전압으로 유지되고, 따라서 베이스 단자 전압(V_{bnode})도 일정하게 유지된다.
- <133> 본 발명의 일 실시예에 따른 포토 셀(500)에서, 위와 같은 메카니즘에 의해 유지되는 이미터 단자 전압(V_{emt})을 끌어올리기 위해서 복수개의 전압 스텝핑 소자(507)를 제1 MOS 트랜지스터(505)의 소스 단자에 연결할 수 있다. 이 실시예에서는 도3에 도시된 바와 같이 전압 스텝핑 소자(507)로서 드레인 단자와 게이트 단자를 연결시킨 MOS 트랜지스터를 사용하였으며, 이와 같은 MOS 트랜지스터를 추가로 연결하면 그 추가된 개수에 트랜지스터의 문턱 전압을 곱한 값에 비례하여 V_{bnode} 의 크기가 상승됨으로써 포토 트랜지스터(503)의 베이스 단자에 걸리는 역방향 바이어스 전압을 끌어올릴 수 있다.
- <134> 본 발명에 따른 또다른 실시예에서, 이와 같은 전압 스텝핑 소자로서 소정의 문턱 전압 값을 갖는 다이오드 또는 저항 소자를 사용할 수 있다.
- <135> 포토 트랜지스터(503)의 베이스 단자는 수신된 광 신호의 입력 단자로서 사용되며, 회로 소자가 연결되지 않은 오픈 상태이다.
- <136> 정전류 원(508)은 미러 회로의 일부분으로서 포토 셀(500)의 동작을 위한 정전류를 공급한다.
- <137> 포토 셀(500)의 동작은 다음과 같다.
- <138> 정전류 원(308)으로의 바이어스 신호로는 수 nA의 전류가 흐르기 위한 바이어스 전압이 인가된다. 리셋 신호가 입력되면 리셋부(309)가 도통되어 충전 캐패시터(310)가 소정 전압으로 충전된다. 그리고 나서, 포토 다이오드(302)에 광 신호가 입사되면 전류가 발생하고 충전 캐패시터(310)에 충전된 전류가 포토 트랜지스터(303)를 통해 방전된다.

- <139> 이때, 전압 조정 회로(304)는 전술한 메커니즘을 통해 포토 트랜지스터(303)의 베이스 단자 전압(V_{bnode})을 일정하게 유지시킨다.
- <140> 셔터(511)는 포토 트랜지스터(501)에 입사되는 광의 세기에 따라 충전 캐패시터(505)에 충전된 전하의 방전 시간을 조절한다. 즉, 캐패시터(510)로부터 전압이 방전되는 시간은 리셋 신호가 로우로 바뀌는 시간에서부터 셔터(511)의 입력이 로우 레벨로 바뀌는 시간으로 결정된다. 광의 세기가 강할 때는 짧은 시간만 도통되어 충전 캐패시터(505)로부터의 전류 방전 시간을 짧게 하고, 입력되는 광의 세기가 약할 때는 오랜 시간 동안 도통되어 충전 캐패시터(505)로부터의 전류 방전 시간을 길게 한다.
- <141> 셔터(511)가 닫힌 후, 즉 충전 캐패시터(510)가 방전이 끝난 상태에서 충전 캐패시터(510)에 남아 있는 전하에 의한 전압 값이 출력 값(V_{out})으로 외부 회로로 전달되어 판독된다.
- <142> 도5에 도시된 본 발명의 실시예에 따른 포토 셀에서도 포토 트랜지스터(503)의 베이스 단자 전압(V_{bnode})은 (식10)의 전압을 가지며 종래의 회로 보다 높은 역방향 바이어스 전압이 베이스 단자에 가해진다.

【발명의 효과】

- <143> 본 발명에 따른 포토셀 어레이(500)에서의 베이스 단자 전압이 종래보다 높아져 포토 셀의 감도가 향상된다.
- <144> 즉, 도1을 참조하여 설명한 바와 같이, 빛이 서브 PNP 타입 트랜지스터의 공핍 영역까지 도달하기 위해서는 공핍 영역이 표면에 가까이 형성되어야 하고, 공핍 영역을 표면 가까이에 형성시키기 위해서는 역방향의 전압을 높여야 하는데, 본 발명에서는 베이스 단자와 이미터 단자 간의 역방향 전압이 종래 회로에 비해 높아지므로 포토셀의 감도가 좋아진다.

- <145> 도6은 소정 세기의 광이 포토 엘리먼트에 입사되었을 때 본 발명에 따른 포토셀 및 종래 기술에 따른 포토셀에서의 출력값을 나타내는 그래프이다. 동일한 세기의 빛이 포토 엘리먼트에 인가되었을 때 캐패시터의 방전이 완료된 후 판독되는 출력전압의 크기가 각각 실선 및 점선으로 도시되어 있다.
- <146> 도6에 도시된 바와 같이, 동일한 세기의 광이 인가되었을 때 포토 엘리먼트에 입사된 광에 의해 발생한 전류에 따른 출력신호 레벨이 종래 회로(B)는 약 1.79V이며, 본 발명에 따른 회로(A)에서는 약2.1V로서, 본 발명에 따른 포토 셀에서는 같은 세기의 빛에 대해서 종래회로 대비 약 17% 의 감도 향상을 가져옴을 알 수 있다.
- <147> 본 발명에 따르면, 필요한 최소의 회로 크기를 가지면서도, 또한 그 설계가 복잡하지 않고, 포토 셀을 구성하는 부가 회로로서 여러 개의 어레이를 이룰 수 있으며 서브 PNP 타입의 트랜지스터를 최적의 상태에서 동작시키기 위한 포토 셀을 제공할 수 있다.
- <148> 또한, 본 발명에 따르면 포토 셀 회로에서 포토 트랜지스터의 베이스 단자에 입력되는 전압을 종래의 포토 셀보다 끌어올림으로써 포토 트랜지스터의 감도를 향상시킬 수 있는 포토 셀을 제공할 수 있다.
- <149> 또한, 본 발명에 따르면 포토 셀 회로에서 포토 트랜지스터의 베이스 단자에 입력되는 전압을 종래의 포토 셀 회로보다 끌어올림으로써 광이용 효율을 향상시킬 수 있는 포토 셀을 제공할 수 있다.
- <150> 이상에서 설명한 것은 본 발명의 포토 셀에 대한 하나의 실시예들에 불과한 것으로서, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이 본

발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

【특허청구범위】**【청구항 1】**

입사되는 광 신호에 응답하여 전류를 발생시키며, 이미터 노드와 베이스 단자를 갖는 포토 엘리먼트;

상기 포토 엘리먼트에 광 신호가 입사되면 충전되어 있던 전류를 방전하는 충전 캐패시터;

상기 포토 엘리먼트의 이미터 단자에 연결되어 상기 이미터 단자 전압을 일정 전압으로 유지시키는 전압 안정화 루프; 및

상기 전압 안정화 루프에 연결되어 상기 포토 엘리먼트의 이미터 단자 전압을 소정 크기만큼 스텝핑하는 적어도 하나의 전압 스텝핑 소자를 포함하는 것을 특징으로 하는 포토 셀.

【청구항 2】

제1항에 있어서,

상기 포토 엘리먼트는 광 신호를 수신하는 포토 리셉터와 전류 증폭 소자를 포함하며, 상기 포토 리셉터는 상기 전류 증폭 소자의 베이스 단자에 연결된 것을 특징으로 하는 포토 셀.

【청구항 3】

제1항에 있어서,

상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 하는 포토 셀.

【청구항 4】

제1항에 있어서,

상기 충전 캐패시터를 리셋시켜 충전시키는 리셋부를 더 포함하는 것을 특징으로 하는 포토 셀.

【청구항 5】

제1항에 있어서,

상기 전압 안정화 루프에 연결되어 정전류를 공급하는 정전류원을 더 포함하는 것을 특징으로 하는 포토 셀.

【청구항 6】

제1항에 있어서,

상기 전압 스텝핑 소자는 드레인 단자와 게이트 단자를 연결시킨 MOS 트랜지스터로 구성된 것을 특징으로 하는 포토 셀.

【청구항 7】

제1항에 있어서,

상기 전압 스텝핑 소자는 다이오드로 구성된 것을 특징으로 하는 포토 셀.

【청구항 8】

제1항에 있어서,

상기 전압 스텝핑 소자가 복수인 경우 서로 직렬로 연결된 것을 특징으로 하는 포토 셀.

【청구항 9】

제1항에 있어서,

상기 전압 조정 회로는 제1 MOS 트랜지스터 및 제2 MOS 트랜지스터를 포함하며, 상기 제1 MOS 트랜지스터의 드레인 단자는 상기 제2 MOS 트랜지스터의 게이트 단자에 연결되고, 상기 제1 MOS 트랜지스터의 게이트 단자는 상기 제2 MOS 트랜지스터의 소스 단자 및 상기 포토 엘리먼트의 이미터 단자에 연결된 것을 특징으로 하는 포토 셀.

【청구항 10】

입사되는 광 신호에 응답하여 전류를 발생시키며, 이미터 노드와 베이스 단자를 갖는 포토 엘리먼트;

상기 포토 엘리먼트에 광 신호가 입사되면 전류를 방전하는 충전 캐패시터;

상기 포토 엘리먼트의 이미터 단자에 연결되어 상기 이미터 단자 전압을 일정 일정 전압으로 유지시키는 전압 안정화 루프;

상기 전압 안정화 루프에 연결되어 상기 포토 엘리먼트의 이미터 단자 전압을 소정 크기만큼 전압 스텝핑하는 적어도 하나의 전압 스텝핑 소자; 및

상기 포토 엘리먼트에 입사되는 광 신호의 세기에 따라 상기 충전 캐패시터의 방전 속도를 조절하는 셔터를 포함하는 것을 특징으로 하는 포토 셀.

【청구항 11】

제10항에 있어서,

상기 포토 엘리먼트는 광 신호를 수신하는 포토 리셉터와 전류 증폭 소자를 포함하며,
상기 포토 리셉터는 상기 전류 증폭 소자의 베이스 단자에 연결된 것을 특징으로 하는 포토 셀

【청구항 12】

제10항에 있어서,

상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선
형적으로 변하는 것을 특징으로 하는 포토 셀.

【청구항 13】

제10항에 있어서,

상기 충전 캐패시터를 리셋시켜 충전시키는 리셋부를 더 포함하는 것을 특징으로 하는
포토 셀.

【청구항 14】

제10항에 있어서,

상기 전압 안정화 루프에 연결되어 정전류를 공급하는 정전류원을 더 포함하는 것을 특
징으로 하는 포토 셀.

【청구항 15】

제10항에 있어서,

상기 전압 스텝핑 소자는 드레인 단자와 게이트 단자를 연결시킨 MOS 트랜지스터로 구성
된 것을 특징으로 하는 포토 셀.

【청구항 16】

제10항에 있어서,

상기 전압 스텝핑 소자는 다이오드로 구성된 것을 특징으로 하는 포토 셀.

【청구항 17】

제10항에 있어서,

상기 전압 스텝핑 소자가 복수인 경우 서로 직렬로 연결된 것을 특징으로 하는 포토 셀.

【청구항 18】

제10항에 있어서,

상기 전압 조정 회로는 제1 MOS 트랜지스터 및 제2 MOS 트랜지스터를 포함하며, 상기 제1 MOS 트랜지스터의 드레인 단자는 상기 제2 MOS 트랜지스터의 게이트 단자에 연결되고, 상기 제1 MOS 트랜지스터의 게이트 단자는 상기 제2 MOS 트랜지스터의 소스 단자 및 상기 포토 엘리먼트의 이미터 단자에 연결된 것을 특징으로 하는 포토 셀.

【청구항 19】

제10항에 있어서,

상기 셔터는 상기 포토 엘리먼트에 입사는 광 신호의 세기가 크면 상기 충전 캐패시터의 방전 속도를 빠르게 하고, 상기 광 신호의 세기가 작으면 방전 속도를 느리게 하는 것을 특징으로 하는 포토 셀.

【청구항 20】

입사되는 광 신호에 응답하여 이미터 단자와 베이스 단자를 갖는 포토 엘리먼트에서 전류를 발생시키는 단계;

상기 포토 엘리먼트에서 전류가 발생하면 충전 캐패시터로부터 전류를 방전시키는 단계;

상기 포토 엘리먼트의 이미터 단자에 연결된 전압 조정 회로에서 상기 포토 엘리먼트에 걸리는 전압을 일정으로 유지하는 단계; 및

상기 전압 조정 회로에 연결된 전압 스텝핑 소자가 상기 포토 엘리먼트에 걸리는 전압의 크기를 일정하게 유지하는 단계를 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 21】

제20항에 있어서,

상기 포토 엘리먼트는 이미터 단자와 베이스 단자를 가지며, 상기 전압 조정 회로는 상기 포토 엘리먼트의 이미터 단자에 연결되고,

상기 일정 전압으로 유지하는 단계는, 상기 포토 엘리먼트의 베이스 단자의 전압을 일정하게 유지하는 단계를 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 22】

제20항에 있어서,

상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 하는 포토 셀.

【청구항 23】

제20항에 있어서,

상기 충전 캐패시터가 리셋 신호에 응답하여 충전되는 단계를 더 포함하는 것을 특징으로 하는 자동 이득 방법.

【청구항 24】

제20항에 있어서,

상기 충전 캐패시터가 전류 방전을 완료한 후에 상기 충전 캐패시터에 걸린 전압을 판독하는 단계를 더 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 25】

입사되는 광 신호에 응답하여 이미터 단자와 베이스 단자를 갖는 포토 엘리먼트에서 전류를 발생시키는 단계;

상기 포토 엘리먼트에서 전류가 발생하면 충전 캐패시터가 전류를 방전시키는 단계;

셔터부가 상기 입사되는 광 신호의 크기에 따라 상기 방전 시간을 조절하는 단계;

상기 포토 엘리먼트의 이미터 단자에 연결된 전압 조정 회로가 상기 포토 엘리먼트에 걸리는 전압을 일정 전압으로 유지하는 단계; 및

상기 전압 조정 회로에 연결된 적어도 하나의 전압 스텝핑 소자가 상기 포토 엘리먼트에 걸리는 전압의 크기를 조절하는 단계를 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 26】

제25항에 있어서,

상기 일정 전압으로 유지하는 단계는, 상기 포토 엘리먼트의 베이스 단자의 전압을 일정하게 유지하는 단계를 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 27】

제25항에 있어서,

상기 포토 엘리먼트의 베이스 단자 전압은 상기 이미터 단자의 전압의 변화에 따라 선형적으로 변하는 것을 특징으로 하는 포토 셀.

【청구항 28】

제25항에 있어서,

상기 충전 캐패시터가 리셋 신호에 응답하여 충전되는 단계를 더 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 29】

제25항에 있어서,

상기 셔터는 상기 셔터 신호가 하이인 동안은 도통되어 충전 캐패시터를 방전되고, 셔터 신호가 로우가 되면 개방되어 충전 캐패시터의 방전을 정지시키는 단계를 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【청구항 30】

제25항에 있어서,

상기 충전 캐패시터가 전류 방전을 완료한 후에 상기 충전 캐패시터에 걸린 전압을 판독하는 단계를 더 포함하는 것을 특징으로 하는 자동 이득 제어 방법.

【도 1】

300

리셋 신호

바이어스 신호

Vd

308

309

310

VOLT

306

305

304

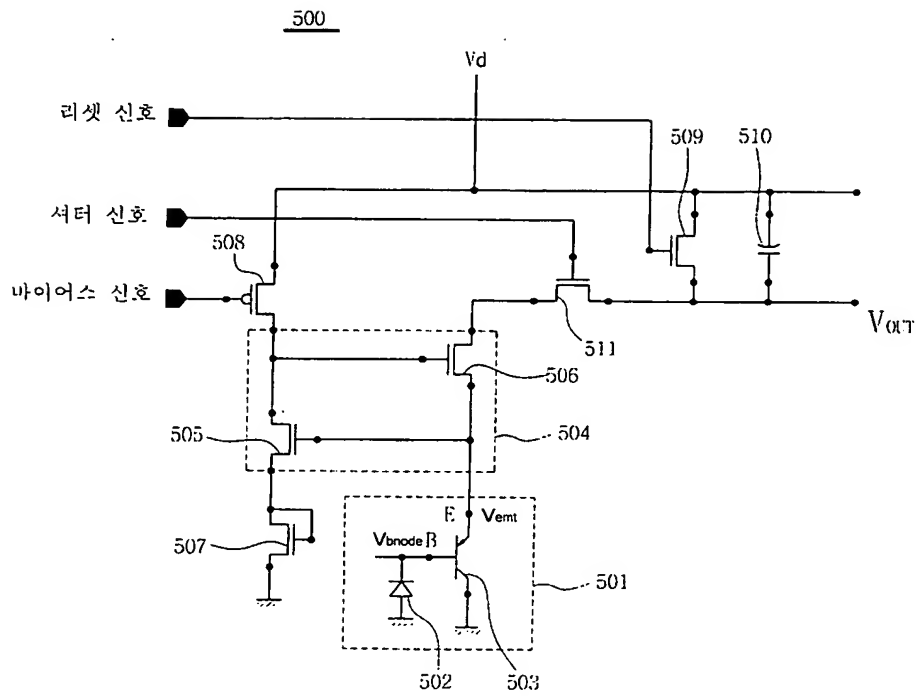
307

301

302

303

【도 5】



【도 6】

